

ชื่อเรื่องวิทยานิพนธ์	การชดเชยแรงดันตกชั่วขณะ โดยใช้เทคนิคการมอดูเลตแบบสเปซเวกเตอร์สามมิติบนพิกัดเอบีซี	
ผู้เขียน	นายโกศล โอฬารไพโรจน์	
ปริญญา	วิศวกรรมศาสตรดุษฎีบัณฑิต (วิศวกรรมไฟฟ้า)	
คณะกรรมการที่ปรึกษาวิทยานิพนธ์	รศ. ดร. สุทธิชัย เปรมฤดีปริชาชาญ	อาจารย์ที่ปรึกษาหลัก
	Prof. Dr. Chem Nayar CV	อาจารย์ที่ปรึกษาร่วม
	ผศ. ดร. เสริมศักดิ์ เอื้อตรงจิตต์	อาจารย์ที่ปรึกษาร่วม

บทคัดย่อ

การวิจัยเครื่องชดเชยแรงดันตกชั่วขณะที่ผ่านมาไม่สามารถรองรับกระแสฉนวนทรอลที่เกิดจากภาระแบบไม่ได้คู่ ภาระที่ไม่เชิงเส้น หรือจากแหล่งจ่ายที่ไม่ได้คู่ วิทยานิพนธ์นี้นำเสนอเครื่องชดเชยแรงดันตกชั่วขณะ โดยใช้เทคนิคการมอดูเลตแบบสเปซเวกเตอร์สามมิติบนพิกัดเอบีซี ชนิด 3 เฟส 4 สาย 4 กิ่ง ซึ่งสามารถรองรับกระแสฉนวนทรอลภายใต้สภาวะแรงดันตกชั่วขณะ และเงื่อนไขโหลดไม่ได้คู่ โครงสร้างฮาร์ดแวร์ของเครื่องชดเชยแรงดันตกชั่วขณะประกอบด้วย วงจรตรวจจับแรงดันตกชั่วขณะ DC/DC คอนเวอร์เตอร์ สวิตช์ถ่ายโอน โซลิตสแตต อินเวอร์เตอร์ชนิด 3 เฟส 4 สาย 4 กิ่ง ข้อดีของอินเวอร์เตอร์ชนิด 3 เฟส 4 สาย 4 กิ่ง และอัลกอริทึม คือสามารถรองรับแรงดัน กระแสลำดับศูนย์ อัลกอริทึมเทคนิคสเปซเวกเตอร์มอดูเลชันที่ใช้ในงานวิจัยจะอยู่บนพิกัด abc ซึ่งมีความง่ายกว่าเทคนิคสเปซเวกเตอร์ที่ใช้พิกัด $\alpha\beta\gamma$ โดยอัลกอริทึมที่อยู่บนพิกัด abc จะลดความซับซ้อนของการมอดูเลต และลดเวลาในการคำนวณ งานวิจัยนี้ได้ทำการสร้างต้นแบบเครื่องชดเชยแรงดันตกชั่วขณะ โดยใช้เทคนิคการมอดูเลตแบบสเปซเวกเตอร์สามมิติบนพิกัด abc ชนิด 3 เฟส 4 สาย 4 กิ่ง ขนาด 3 kVA ที่ควบคุมการทำงานด้วยไมโครคอนโทรลเลอร์ dsPIC

วิทยานิพนธ์นี้ได้ทำการทดลองเครื่องชดเชยแรงดันตกชั่วขณะ โดยใช้เทคนิคการมอดูเลตแบบสเปซเวกเตอร์สามมิติบนพิกัด abc ชนิด 3 เฟส 4 สาย 4 กิ่งภายใต้เงื่อนไขคือ แรงดันตกชั่วขณะ 60% ช่วงเวลาการตก 100 ms โดยทดลองแรงดันตกชนิดหนึ่งเฟส และสามเฟสภายใต้ภาระที่ไม่ได้คู่ อีกทั้งยังได้ทดลองแรงดันตกชนิดหนึ่งเฟส และสามเฟสภายใต้ภาระไม่เชิงเส้น

โดยภาระไม่เชิงเส้นได้ใช้วงจรเรียงกระแสชนิดสามเฟสเพื่อจำลองการทำงานของระบบขับเคลื่อนชนิดปรับความเร็ว

ผลการทดลองเครื่องชดเชยแรงดันตกชั่วขณะ โดยใช้เทคนิคการมอดูเลตแบบสเปซเวกเตอร์ สามมิติบนพิกัด abc ชนิด 3 เฟส 4 สาย 4 กิ่ง ทำงานได้ผลเป็นอย่างดี โดยสามารถชดเชยแรงดันตกชั่วขณะได้ในทุกเงื่อนไขที่ทำการทดสอบ ในกรณีการเกิดแรงดันตกชั่วขณะชนิดหนึ่งเฟสของเฟส C ภายใต้ภาระที่ไม่ได้ดุลจะมีกระแสไหลในสายนิวทรัล โดยกระแสที่ไหลในเฟส C จะมีขนาดลดลงแต่ทำให้กระแสในสายนิวทรัลเพิ่มมากขึ้น แต่เมื่อทำการชดเชยแรงดันตกชั่วขณะโดยเครื่องชดเชยแรงดันตกจะทำให้ขนาดกระแสที่ไหลในเฟสมีขนาดคงที่ และกระแสในสายนิวทรัลมีขนาดคงที่ด้วย สำหรับการเกิดแรงดันตกชั่วขณะชนิดสามเฟสภายใต้ภาระที่ไม่ได้ดุลจะมีกระแสไหลในสายนิวทรัล โดยกระแสที่ไหลในสามเฟสจะลดลง และทำให้กระแสในสายนิวทรัลลดลงด้วย เมื่อทำการชดเชยแรงดันตกชั่วขณะโดยเครื่องชดเชยแรงดันตกจะทำให้ขนาดกระแสที่ไหลในเฟสมีขนาดคงที่ และกระแสในสายนิวทรัลมีขนาดคงที่ด้วย

กรณีการเกิดแรงดันตกชั่วขณะชนิดหนึ่งเฟสภายใต้ภาระไม่เชิงเส้น เมื่อเกิดแรงดันตกชั่วขณะจะทำให้แรงดันเอาต์พุตของวงจรเรียงกระแสสามเฟสตกลงประมาณ 10 V ในช่วงเวลาการเกิดแรงดันตกชั่วขณะ เมื่อทำการชดเชยแรงดันตกชั่วขณะโดยเครื่องชดเชยแรงดันตกชั่วขณะจะทำให้แรงดันไฟฟ้าอินพุตมีขนาดคงที่จึงทำให้แรงดันเอาต์พุตของวงจรเรียงกระแสมีค่าคงที่ด้วย สำหรับการเกิดแรงดันตกชั่วขณะชนิดสามเฟสภายใต้ภาระไม่เชิงเส้น แรงดันเอาต์พุตของวงจรเรียงกระแสสามเฟสมีค่าตกลงประมาณ 20 V เมื่อทำการชดเชยแรงดันตกชั่วขณะโดยเครื่องชดเชยแรงดันตกชั่วขณะจะทำให้แรงดันไฟฟ้าอินพุตมีขนาดคงที่จึงทำให้แรงดันเอาต์พุตของวงจรเรียงกระแสมีค่าคงที่ด้วย

ผลการทดลองจะเห็นว่าเมื่อทำการชดเชยแรงดันตกชั่วขณะด้วยเครื่องชดเชยแรงดันตกชั่วขณะ โดยใช้เทคนิคการมอดูเลตแบบสเปซเวกเตอร์สามมิติบนพิกัด abc ชนิด 3 เฟส 4 สาย 4 กิ่ง เครื่องนี้สามารถทำการชดเชยแรงดันตกชั่วขณะในทุกเงื่อนไขของการทดสอบได้เป็นอย่างดี

Thesis Title Voltage Sag Compensation Based on Three-Dimensional Space
Vector Modulation Technique on *abc* Coordinates

Author Mr. Kosol Oranpiroj

Degree Doctor of Philosophy (Electrical Engineering)

Thesis Advisory Committee

Assoc. Prof. Dr. Suttichai Premrudeepreechacharn Advisor

Prof. Dr. Chem Nayar CV Co-advisor

Asst. Prof. Dr. Sermsak Uatrongjit Co-advisor

ABSTRACT

The recent year ago, the voltage sag compensators are unable to handle neutral current caused by unbalanced and/or nonlinear loads or unbalance source. This thesis presents a 3-phase 4-wires 4-legs voltage sag compensator based on three dimensions space vector modulation in *abc* coordinates which can handle the neutral current under voltage sag and nonlinear load conditions. The topology of this hardware consists of voltage sag detector, DC/DC converter, solid state transfer switch and 4-legs inverter. The main advance of 4-legs inverter topology and algorithm lie in and extended range for the zero sequence voltages and currents. The space vector modulation algorithm on *abc* coordinates is much simpler and more intuitive than in $\alpha\beta\gamma$ representation, and thus reducing the complexity of modulation algorithm and the computational load associated to it. A 3 kVA prototype is established implemented on dsPIC microcontroller.

This thesis has presented the experiments of 3-phase 4-wires 4-legs voltage sag compensator based on three dimensional space vector modulation technique on abc coordinates under 60% sag and 100 ms duration. The experiments have been setup to unbalance load condition on single phase sag and three phase sag condition and also simulated with a nonlinear load simulating as adjustable speed drive.

In case of single phase voltage sag (phase C) under unbalance load condition, during sag duration voltage on phase C (V_c) reduces to 60%. The current on phase C (I_c) also reduces to 60%. The sag condition and unbalance load increase the neutral current (I_n) during sag. The voltage and current during sag conditions are compensated by the 3-phase 4-wire 4-leg inverter, so the critical load is supplied with almost constant voltage. However, the neutral current is still constant which is caused by the unbalanced load condition. In case of three phase voltage sag under unbalance load condition, the magnitudes of all phase voltages and currents have been reduced to 60% of their normal values. The voltage and current during sag conditions are compensated by the 3-phase 4-wire 4-leg inverter, so the critical load is supplied with almost constant voltage and current.

In case of single phase voltage sag (phase C) under nonlinear load condition, during sag condition the DC output of bridge rectifier reduces about 10 V from the normal voltage. The input voltage of bridge rectifier are compensated by the 3-phase 4-wire 4-leg inverter, so the DC output of bridge rectifier is constant. In case of three phase voltage sag under nonlinear load condition, during sag condition the DC output of bridge rectifier reduces about 20 V from the normal voltage. The input voltage of bridge rectifier are compensated by the 3-phase 4-wire 4-leg inverter, so the DC output of bridge rectifier is constant.

Therefore, the 3-phase 4-wires 4-legs voltage sag compensator based on three dimension space vector modulation technique on abc coordinates is able to compensate voltage sag under all conditions.

TABLE OF CONTENTS

	Page
ACKNOWLEDGEMENT	
iii	
ABSTRACT (THAI)	
iv	
ABSTRACT	
vi	
LIST OF TABLES	
x	
LIST OF FIGURES	
xi	
CHAPTER 1 Introduction	1
1.1 Background and Motivation	1
1.2 Literature Review	2
1.3 Purpose of the Study	4
1.4 Education / Application Advantage	4
1.5 Research Scope	5
1.6 Research Methodologies	5
1.7 Research Contributions	5
1.8 Thesis Organization	6
CHAPTER 2 Voltage Sags	7
2.1 Definition of Voltage Sags	7
2.2 Causes of Voltage Sags	8
2.3 Classification of Voltage Sags	9
2.4 Effect of Voltage Sags	13
2.5 Conclusion	16

CHAPTER 3	Voltage Sag Mitigation	17
	3.1 Introduction	17
	3.2 Solution using energy storage devices	17
	3.3 Solution without using energy storage devices	23
	3.4 Conclusion	27
CHAPTER 4	A 3-phase 4-wire 4-leg voltage sag compensator	31
	4.1 Introduction	31
	4.2 The system of a 3-phase 4-wire 4-leg voltage sag compensator base on three dimensions space vector modulation on <i>abc</i> coordinates.	32
	4.3 Conclusion	77
CHAPTER 5	Experimental Results	78
	5.1 Introduction	78
	5.2 The experimental results of single-phase voltage sag 60% on unbalance load.	80
	5.3 The experimental results of three-phase voltage sag 60% on unbalance load.	82
	5.4 The experimental results of single-phase voltage sag 60% on nonlinear load.	84
	5.5 The experimental results of three-phase voltage sag 60% on nonlinear load.	87
	5.6 Conclusion	89
CHAPTER 6	Conclusion and Future work	90
	6.1 Conclusion	90
	6.2 Future work	91
REFERENCES		92
VITA		96

LIST OF TABLES

Table		Page
3.1	Solutions using energy storage devices.	28
3.2	Solutions without using energy storage devices.	30
4.1	Switching states, voltage terminals and switching vector in <i>abc</i> coordinates.	67
4.2	The duty cycle calculation, Region Pointer, non-zero switching vectors.	69
5.1	The components used in implementing the system shown in Fig. 5.1.	79

LIST OF FIGURES

Figure		Page
2.1	Definitions of voltage magnitude events as used in IEEE-1159-1995	7
2.2	Equivalent circuit of an electric system showing the point of common coupling (PCC) for an induction motor and other sensitive loads.	8
2.3	Phasor diagram of four types of voltage sags.	11
2.4	Three types of voltage sags due to two-phase-to-ground faults.	12
2.5	Regulated DC Power Supply	13
2.6	Adjustable Speed Drive(ASD) configuration.	15
3.1	Battery based UPS system.	19
3.2	Typical UPS with flywheel.	20
3.3	Typical superconducting magnetic energy storage system.	21
3.4	Typical fuel cell system used as energy storage device.	22
3.5	Typical dynamic voltage restorer.	23
3.6	Dynamic sag corrector, Dysc.	24
3.7	Typical static transfer switch system.	25
3.8	Transformer with electronic tap changer.	26
3.9	Typical AC-AC converter.	27
4.1	Block diagram of 3-phase, 4-wire, 4-leg voltage sag compensator.	32
4.2	Topology of the power electronic conversion block.	33
4.3	Phase shift of vectors.	33
4.4	Block Diagram of opto-isolation amplifier.	34
4.5	Function block diagram of voltage sag detection.	34
4.6	Function block diagram of Software Phase-Locked Loop (SPLL).	35
4.7	Linear model of SPLL.	35

4.8	Bode diagram of SPLL system using PI controller.	37
4.9	Root locus of SPLL system using PI controller.	37
4.10	Bode diagram of SPLL system using lag-lead controller.	39
4.11	Root locus of SPLL system using lag-lead controller.	39
4.12	The construction of voltage sag detector of this thesis.	40
4.13	DC/DC boost converter in this thesis.	41
4.14	Continuous-conduction mode.	43
4.15	The boost converter circuit.	44
4.16	Control system of boost converter.	46
4.17	Step response of boost converter (D=0.4).	47
4.18	Bode plot of boost converter (D=0.4).	47
4.19	Step response of boost converter (D=0.1).	48
4.20	Bode plot of boost converter (D=0.1).	48
4.21	Step response of boost converter (D=0.4) with PI control.	50
4.22	Bode plot of boost converter (D=0.4) with PI control.	50
4.23	Step response of boost converter (D=0.1) with PI control.	51
4.24	Bode plot of boost converter (D=0.1) with PI control.	51
4.25	The practical realization of the PI controller.	53
4.26	The DC/DC boost converter of this thesis.	55
4.27	The block diagram of solid state transfer switch.	56
4.28	The operation of solid state transfer switch.	57
4.29	Pulse transformer trigger circuit.	58
4.30	The circuit for 1 module of SCR.	58
4.31	The circuit board of trigger circuit.	59
4.32	Three phases capacitors split inverter.	60

4.33	DC-link capacitor is $1000\mu\text{F}$.	61
4.34	DC link capacitor is $10000\mu\text{F}$.	61
4.35	Four-leg voltage source inverter	62
4.36	Average large-signal model of four-leg inverter.	64
4.37	Switching vectors of a four-leg inverter.	65
4.38	Projection of the sixteen vectors into α, β plane.	65
4.39	Switching vector base on abc coordinate.	67
4.40	The simulation model of region pointer (RP) calculate.	71
4.41	The region pointer compared with Phase A voltage (positive magnitude 20%)	71
4.42	The region pointer from dsPIC30F6010 and Phase A voltage.	72
4.43	The sequence of region pointer (RP).	72
4.44	Switching signals to produce a voltage vector in region $RP = 46$.	73
4.45	The duty cycles $d1, d2, d3$ and $d0$ from simulation program.	73
4.46	The circuit diagram of dsPIC30F6010 microcontroller.	76
4.47	The 3-phase 4-wire 4-leg inverter and dsPIC30F6010 microcontroller.	76
4.48	The LC low-pass filter of 3-phase 4-wire 4-leg inverter.	77
5.1	The block diagram of 3-phase, 4-wire, 4-leg voltage sag compensator.	78
5.2	The overall hardware of this thesis.	78
5.3	Voltage sag generator used in this thesis.	78
5.4	The experimental results of single-phase 60% voltage sag, 100 ms duration, unbalance load condition	81

5.5	The experimental results of three-phase 60% voltage sag unbalance load condition, 100 ms duration.	83
5.6	The nonlinear load circuit.	84
5.7	The experimental results of single-phase 60% voltage sag, 100 ms duration, nonlinear load condition without compensation.	85
5.8	The experimental results of single-phase 60% voltage sag, 100 ms duration, nonlinear load condition with compensation.	86
5.9	The experimental results of three-phase 60% voltage sag, 100 ms duration, nonlinear load condition without compensation.	87
5.10	The experimental results of three-phase 60% voltage sag, 100 ms duration, nonlinear load condition with compensation.	88

